

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

10/037839
 01/03/02
 10/037839
 01/03/02

In Re U.S. Patent Application)
)
 Applicant: Enomoto et al.)
)
 Serial No.)
)
 Filed: January 3, 2002)
)
 For: LIQUID CRYSTAL DISPLAY)
 DEVICE AND DRIVING)
 CIRCUIT THEREOF)
)
 Art Unit:)

I hereby certify that this paper is being deposited with the United States Postal Service as EXPRESS MAIL in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on January 3, 2002
 Express Label No.: EL 846222990US
 Signature: David A. Burns
 EXPRESS.WCM
 Appr. February 20, 1998

CLAIM FOR PRIORITY

Assistant Commissioner for Patents
 Washington, DC 20231

Sir:

Applicant claims foreign priority benefits under 35 U.S.C. § 119 on the basis of the foreign application identified below:

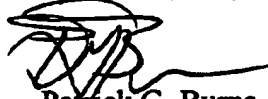
Japanese Patent Application No. 2001-101175, filed March 30, 2001.

A certified copy of the priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By



Patrick G. Burns

Registration No. 29,367

January 3, 2002
 300 South Wacker Drive
 Suite 2500
 Chicago, IL 60606
 (312) 360-0080
 Customer Number: 24978
 F:\DATA\WFO\BURN\NEWAPP\PRIORITY

F0939P-US
1117.66092
(312) 360-0080

日 本 国 特 許 庁
JAPAN PATENT OFFICE

10/037839
01/03/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2001年 3月30日

出 願 番 号
Application Number:

特願2001-101175

出 願 人
Applicant(s):

富士通株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年11月16日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3100058

【書類名】 特許願

【整理番号】 0041063

【提出日】 平成13年 3月30日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/36

【発明の名称】 液晶表示装置及びその駆動回路

【請求項の数】 11

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 榎本 弘美

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 張 宏勇

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 甲斐 勉

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 中村 昌則

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 岡崎 晋

【特許出願人】

 【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100090273

【弁理士】

【氏名又は名称】 國分 孝悦

【電話番号】 03-3590-8901

【手数料の表示】

【予納台帳番号】 035493

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9908504

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置及びその駆動回路

【特許請求の範囲】

【請求項 1】 データラインドライバの出力に接続される複数のドライバ出力ラインと、

m 個のブロックを順次選択するための m 本のブロック選択信号線と、

表示エリアにデータを供給するための複数のデータラインと、

j を m より小さい正の整数としたとき、前記 m 本のブロック選択信号に応じて、 i 番目の前記ドライバ出力ラインを i 、 $i + 2j$ 、 \dots 、 $i + 2j \times (m - 1)$ 番目の前記データラインに順次接続するスイッチと

を有する液晶表示装置の駆動回路。

【請求項 2】 奇数番目の前記データラインと偶数番目の前記データラインには相互に基準電圧に対して正負反対電圧が供給され、各データラインの正負極性が交互に反転される請求項 1 記載の液晶表示装置の駆動回路。

【請求項 3】 前記 j が 1 であり、前記スイッチは、1 本のブロック選択信号線が選択されると、それに対応する隣接する 2 本の前記データラインから出力を行う請求項 2 記載の液晶表示装置の駆動回路。

【請求項 4】 前記複数のドライバ出力ラインには、赤、緑及び青の 3 色のデータが順に並んで並列に入力され、前記複数のデータラインでは、赤、緑及び青の 3 色のデータが順に並んで並列に出力される請求項 2 記載の液晶表示装置の駆動回路。

【請求項 5】 前記複数のドライバ出力ラインは、複数のデータラインドライバの出力に接続される請求項 2 記載の液晶表示装置の駆動回路。

【請求項 6】 前記複数のドライバ出力ラインは、複数のデータラインドライバの出力に接続される請求項 4 記載の液晶表示装置の駆動回路。

【請求項 7】 前記スイッチは、1 本のブロック選択信号線が選択されると、それに対応する隣接する 2 本の前記ドライバ出力ラインをそれぞれ隣接する 2 本の前記データラインに接続する請求項 3 記載の液晶表示装置の駆動回路。

【請求項 8】 前記複数のドライバ出力ラインには、赤、緑及び青の 3 色の

データが順に並んで並列に入力され、前記複数のデータラインでは、赤、緑及び青の3色のデータが順に並んで並列に出力される請求項3記載の液晶表示装置の駆動回路。

【請求項9】 前記複数のドライバ出力ラインは、複数のデータラインドライバの出力に接続される請求項8記載の液晶表示装置の駆動回路。

【請求項10】 前記スイッチは、1本のブロック選択信号線が選択されると、それに対応する隣接する2本の前記ドライバ出力ラインをそれぞれ隣接する2本の前記データラインに接続する請求項9記載の液晶表示装置の駆動回路。

【請求項11】 請求項1～10のいずれかに記載の駆動回路と表示部とを有する液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置及びその駆動回路に関し、特にデータラインドライバから出力されるデータを表示エリアに供給する駆動回路に関する。

【0002】

【従来の技術】

TFT (Thin Film Transistor) 液晶パネルに代表されるアクティブマトリクス方式液晶表示装置は、一般家庭用TV、OA機器の表示装置として普及が期待されている。これは、アクティブマトリクス方式液晶表示装置がCRTに比べ、薄型、軽量を容易に実現でき、CRTに劣らない表示品質を得ることが出来るためである。この薄型、軽量という点を生かしてノート型パソコン等の携帯型情報機器だけでなく、さまざまなマルチメディア情報機器への対応が求められており、狭額縁を実現したポリシリコン液晶表示器(LCD)において、表示品質を向上させることが要求されている。

【0003】

図1は、液晶表示装置の構成を示す概略図である。パソコン等の信号源101は、制御回路110内のコネクタ111に接続される。制御回路110は、コネクタ111の他、コントローラ112、コネクタ113、114、ROM115

、電源回路116、スイッチ117を有する。制御回路110内のコネクタ113は、データ線（映像信号線）A121、A122を介して、基板130内のコネクタ131に接続される。制御回路110内のコネクタ114は、制御信号線（電源線を含む）A123を介して基板130に接続される。基板130は、コネクタ131の他に、基準電源132を有する。データ線A121、A122は、コネクタ131を介して、TAB（tape automated bonding）で構成されるデータラインドライバTAB1、TAB2、TAB3、TAB4に供給される。データラインドライバTAB1、TAB2、TAB3、TAB4は、液晶表示パネル150にデータを供給する。

【0004】

液晶表示パネル150は、スキャンラインドライバ153、TFT151及び液晶容量152を有する。TFT151は、画素を制御するためのものであり、二次元状に複数設けられる。データラインドライバTAB1、TAB2、TAB3、TAB4の出力は、データラインを介して、TFTのドレインに接続される。スキャンラインドライバ153の出力は、スキャンラインを介して、TFT151のゲートに接続される。液晶容量152は、一端がTFT151のソースに接続され、他端が基準共通端子に接続される。TFT151は、ゲートがハイレベルになると、データラインドライバTAB1、TAB2、TAB3、TAB4から供給されるデータを液晶容量152に供給する。これにより、液晶容量152の透過率が変化し、表示が制御される。

【0005】

【発明が解決しようとする課題】

図2は、従来技術によるブロック順次駆動方式の駆動回路について示す。データラインドライバ200は、図1のデータラインドライバTAB1、TAB2、TAB3又はTAB4に相当する。図2において、データラインドライバ200以外の部分は、駆動回路であり、図1の液晶表示パネル150上に設けられる。

【0006】

データラインドライバ200は、n本のドライバ出力ラインOUT1～OUTnに接続される。n本のドライバ出力ラインOUT1～OUTnは、それぞれn

本のデータバス $V_1 \sim V_n$ に接続される。

【0007】

スイッチ $S_1 \sim S_n$ は、制御端子にブロック選択信号線 BL_1 が接続され、入力端子にそれぞれデータバス $V_1 \sim V_n$ が接続され、出力端子にそれぞれデータライン $D_1 \sim D_n$ が接続される。

【0008】

スイッチ $S_{n+1} \sim S_{2n}$ は、制御端子にブロック選択信号線 BL_2 が接続され、入力端子にそれぞれデータバス $V_1 \sim V_n$ が接続され、出力端子にそれぞれデータライン $D_{n+1} \sim D_{2n}$ が接続される。

【0009】

同様に、スイッチ $S_{2n+1} \sim S_{3n}$ は、制御端子にブロック選択信号線 BL_3 が接続され、スイッチ $S_{3n+1} \sim S_{4n}$ は、制御端子にブロック選択信号線 BL_4 が接続される。

【0010】

まず、ブロック選択信号線 BL_1 がハイレベルになり、ブロック選択信号線 $BL_2 \sim BL_4$ がローレベルになる。すると、スイッチ $S_1 \sim S_n$ は、オンし、入力端子と出力端子を接続する。すなわち、ドライバ出力ライン $OUT_1 \sim OUT_n$ は、それぞれデータライン $D_1 \sim D_n$ に接続される。データラインドライバ 200 から出力されるデータは、データライン $D_1 \sim D_n$ を介して表示エリア（図 1 の TFT 151 及び液晶容量 152 を含む）に供給される。

【0011】

次に、ブロック選択信号線 BL_2 がハイレベルになり、ブロック選択信号線 BL_1, BL_3, BL_4 がローレベルになる。すると、スイッチ $S_{n+1} \sim S_{2n}$ は、オンし、入力端子と出力端子を接続する。すなわち、ドライバ出力ライン $OUT_1 \sim OUT_n$ は、それぞれデータライン $D_{n+1} \sim D_{2n}$ に接続される。データラインドライバ 200 から出力されるデータは、データライン $D_{n+1} \sim D_{2n}$ を介して表示エリアに供給される。

【0012】

以下、同様にして、ブロック選択信号線 $BL_1 \sim BL_4$ が順次ハイレベルにな

る動作を繰り返し行う。また、回路構成により、ブロック選択信号線 $BL1 \sim BL4$ に接続されたスイッチはハイレベルでオンとなる場合に限らず、論理的に逆転したスイッチを用いてもよい。

【0013】

データラインドライバ200を用いたブロック順次駆動方式のポリシリコンLCDの駆動では、データラインドライバ200からのデータ電圧を一度データバス $V1 \sim Vn$ に供給し、各画素へのデータライン $D1 \sim Dn$ 等へ伝達することになるため、基板上の配線領域に多数の交差点が必要となり、配線間の短絡等による歩留まりの低下を招き、配線クロストークによるゴーストが目立ち、表示品質を損なうものとなっていた。

【0014】

本発明の目的は、基板上の配線交差部を削減することにより、配線間の短絡等による歩留まりの低下を防止し、配線クロストークによるゴーストを防止し、高い表示品質を実現することができる液晶表示装置及びその駆動回路を提供することである。

【0015】

【課題を解決するための手段】

本発明の一観点によれば、データラインドライバの出力に接続される複数のドライバ出力ラインと、 m 個のブロックを順次選択するための m 本のブロック選択信号線と、表示エリアにデータを供給するための複数のデータラインと、 j を m より小さい正の整数としたとき、 m 本のブロック選択信号に応じて、 i 番目のドライバ出力ラインを i 、 $i + 2j$ 、 \dots 、 $i + 2j \times (m - 1)$ 番目のデータラインに順次接続するスイッチとを有する液晶表示装置の駆動回路が提供される。

【0016】

図2のデータバス $V1 \sim Vn$ を削除することができるので、ドライバ出力ラインとデータラインとの間の配線の交差部の数が減少する。これにより、液晶表示パネル作成工程の歩留まりが向上し、配線クロストークによるゴーストが緩和され、より高品質の表示を得ることが出来る。

【 0 0 1 7 】

【 発 明 の 実 施 の 形 態 】

(第 1 の 実 施 形 態)

図 1 に、本発明の第 1 の実施形態による液晶表示装置の構成を示す。この液晶表示装置の説明は上記と同様である。

【 0 0 1 8 】

パソコン等の信号源 1 0 1 は、制御回路 1 1 0 内のコネクタ 1 1 1 に接続される。制御回路 1 1 0 は、コネクタ 1 1 1 の他、コントローラ 1 1 2、コネクタ 1 1 3、1 1 4、ROM 1 1 5、電源回路 1 1 6、スイッチ 1 1 7 を有する。制御回路 1 1 0 内のコネクタ 1 1 3 は、データ線（映像信号線）A 1 2 1、A 1 2 2 を介して、基板 1 3 0 内のコネクタ 1 3 1 に接続される。制御回路 1 1 0 内のコネクタ 1 1 4 は、制御信号線（電源線を含む）A 1 2 3 を介して基板 1 3 0 に接続される。基板 1 3 0 は、コネクタ 1 3 1 の他に、基準電源 1 3 2 を有する。データ線 A 1 2 1、A 1 2 2 は、コネクタ 1 3 1 を介して、TAB（tape automated bonding）で構成されるデータラインドライバ TAB 1、TAB 2、TAB 3、TAB 4 に供給される。データラインドライバ TAB 1、TAB 2、TAB 3、TAB 4 は、液晶表示パネル 1 5 0 にデータを供給する。

【 0 0 1 9 】

液晶表示パネル 1 5 0 は、スキャンラインドライバ 1 5 3、TFT 1 5 1 及び液晶容量 1 5 2 を有する。TFT 1 5 1 は、画素を制御するためのものであり、二次元状に複数設けられる。データラインドライバ TAB 1、TAB 2、TAB 3、TAB 4 の出力は、データラインを介して、TFT のドレインに接続される。スキャンラインドライバ 1 5 3 の出力は、スキャンラインを介して、TFT 1 5 1 のゲートに接続される。液晶容量 1 5 2 は、一端が TFT 1 5 1 のソースに接続され、他端が基準共通端子に接続される。TFT 1 5 1 は、ゲートがハイレベルになると、データラインドライバ TAB 1、TAB 2、TAB 3、TAB 4 から供給されるデータを液晶容量 1 5 2 に供給する。これにより、液晶容量 1 5 2 の透過率が変化し、表示が制御される。

【 0 0 2 0 】

この液晶表示装置は、フラットパネルディスプレイの中でも表示品質の高いアクティブマトリクス方式液晶表示装置である。これは、マトリクス状に電極が走り、その交点にスイッチング素子（TFT等）が接続された基板と電極が一様にはりめぐらされている基板の間に液晶が封入された構造を持っている。ここでは前者の基板をTFT基板、後者の基板を共通基板と呼ぶことにする。TFT基板にはデータライン（信号電極）、スキャンライン（走査電極）がマトリクス状に交差しており、その交点すべてにTFTがスイッチング素子として接続されている。スキャンラインで選択された行のTFTがONすることにより、データラインに印加された映像信号電圧が各画素電極に書きこまれて、次にその行が選択されるまで電荷を保持することで情報が保たれる。保持された情報に対応して液晶の傾きが決まるので、光の透過量を制御することができ、階調表示などが可能となる。さらにカラー表示を行うには、赤（R）、緑（G）、青（B）のカラーフィルターを用いることで光の混合を行い、実現している。

【0021】

LCDパネルを駆動する回路は各スキャンラインを駆動するスキャンラインドライバ及び、各データラインを駆動するデータラインドライバと共通基板に供給されるコモン電圧回路から構成される。スキャンラインドライバがスキャンラインを選択すると、そのスキャンラインに接続されている各画素に、データラインドライバからの映像信号電圧がそれぞれ印加される。ポリシリコンLCDは、このデータラインドライバ、スキャンラインドライバの一部或いは全部の回路をTFT基板上に作成した構成となっており、ドライバICを具備しなくても、パネル駆動が可能で、狭額縁を実現したパネルである。

【0022】

LCDパネルでは、一般に同じ画素に同じ極性の電圧を印加し続けるとLCDの寿命に悪影響をきたし、液晶の劣化を招くため、これを防ぐために1フレーム毎、或いは1水平期間毎に、基準電圧に対して正極性、負極性の駆動電圧を印加している。これを交流駆動方式という。

【0023】

液晶表示パネルがポリシリコンパネルの場合には、TFT基板上の周辺部分に

制御回路が組み込まれている。また、ブロック順次駆動方式を用いれば、画素配列のデータライン分の出力数を有するドライバICを必要としなくても、映像信号のデータ供給を可能とする。

【0024】

前述に示したような交流駆動方式を行うと、画面のちらつき（フリッカ）が発生するため、これを抑えるためにデータライン毎の極性反転を行う必要がある。例えば、隣接するデータライン間に正負反対の電圧を印加し、隣接画素間に反対の極性の電圧を印加するといった方式が挙げられる。これは、縦ライン反転駆動と呼ばれている。データラインドライバは、縦ライン反転駆動方式を可能とした隣接出力端子から正負反対電圧を出力する方式が用いられ、奇数、偶数のそれぞれの出力端子ごとに正極性電圧、負極性電圧を出力して、データラインへの供給を行っている。

【0025】

図3は、本実施形態によるブロック順次駆動方式の駆動回路を示す。データラインドライバ300は、図1のデータラインドライバTAB1、TAB2、TAB3又はTAB4に相当する。図3において、データラインドライバ300以外の部分は、駆動回路であり、図1の液晶表示パネル150上に設けられる。

【0026】

データラインドライバ300は、 n 本のドライバ出力ラインOUT1～OUT n に接続される。第1のドライバ出力ラインOUT1は、スイッチS1、S3、S5、S7の入力端子に接続される。第2のドライバ出力ラインOUT2は、スイッチS2、S4、S6、S8の入力端子に接続される。スイッチS1～S8の出力端子は、それぞれデータラインD1～D8に接続される。

【0027】

スイッチS1及びS2の制御端子は、ブロック制御信号線BL1に接続される。
。スイッチS3及びS4の制御端子は、ブロック制御信号線BL2に接続される。
。スイッチS5及びS6の制御端子は、ブロック制御信号線BL3に接続される。
。スイッチS7及びS8の制御端子は、ブロック制御信号線BL4に接続される。
。

【0028】

同様に、第 $n-1$ のドライバ出力ライン OUT_{n-1} は、スイッチ S_{4n-7} 、 S_{4n-5} 、 S_{4n-3} 、 S_{4n-1} の入力端子に接続される。第 n のドライバ出力ライン OUT_n は、スイッチ S_{4n-6} 、 S_{4n-4} 、 S_{4n-2} 、 S_{4n} の入力端子に接続される。スイッチ $S_{4n-7} \sim S_{4n}$ の出力端子は、それぞれデータライン $D_{4n-7} \sim D_{4n}$ に接続される。

【0029】

スイッチ S_{4n-7} 及び S_{4n-6} の制御端子は、ブロック制御信号線 BL_1 に接続される。スイッチ S_{4n-5} 及び S_{4n-4} の制御端子は、ブロック制御信号線 BL_2 に接続される。スイッチ S_{4n-3} 及び S_{4n-2} の制御端子は、ブロック制御信号線 BL_3 に接続される。スイッチ S_{4n-1} 及び S_{4n} の制御端子は、ブロック制御信号線 BL_4 に接続される。他のドライバ出力ライン $OUT_3 \sim OUT_{n-2}$ も、同様に接続される。

【0030】

まず、ブロック選択信号線 BL_1 がハイレベルになり、ブロック選択信号線 $BL_2 \sim BL_4$ がローレベルになる。すると、スイッチ S_1 、 S_2 、 S_{4n-7} 、 S_{4n-6} 等は、オンし、入力端子と出力端子を接続する。すなわち、ドライバ出力ライン OUT_1 、 OUT_2 、 OUT_{n-1} 、 OUT_n 等は、それぞれデータライン D_1 、 D_2 、 D_{4n-7} 、 D_{4n-6} 等に接続される。データラインドライバ300から出力されるデータは、データライン D_1 、 D_2 、 D_{4n-7} 、 D_{4n-6} 等を介して表示エリア（図1のTFT151及び液晶容量152を含む）に供給される。

【0031】

次に、ブロック選択信号線 BL_2 がハイレベルになり、ブロック選択信号線 BL_1 、 BL_3 、 BL_4 がローレベルになる。すると、スイッチ S_3 、 S_4 、 S_{4n-5} 、 S_{4n-4} 等は、オンし、入力端子と出力端子を接続する。すなわち、ドライバ出力ライン OUT_1 、 OUT_2 、 OUT_{n-1} 、 OUT_n 等は、それぞれデータライン D_3 、 D_4 、 D_{4n-5} 、 D_{4n-4} 等に接続される。データラインドライバ300から出力されるデータは、データライン D_3 、 D_4 、 D_{4n}

-5, D4n-4等を介して表示エリアに供給される。

【0032】

次に、ブロック選択信号線BL3がハイレベルになり、ブロック選択信号線BL1, BL2, BL4がローレベルになる。すると、スイッチS5, S6, S4n-3, S4n-2等は、オンし、入力端子と出力端子を接続する。すなわち、ドライバ出力ラインOUT1, OUT2, OUTn-1, OUTn等は、それぞれデータラインD5, D6, D4n-3, D4n-2等に接続される。データラインドライバ300から出力されるデータは、データラインD5, D6, D4n-3, D4n-2等を介して表示エリアに供給される。

【0033】

次に、ブロック選択信号線BL4がハイレベルになり、ブロック選択信号線BL1~BL3がローレベルになる。すると、スイッチS7, S8, S4n-1, S4n等は、オンし、入力端子と出力端子を接続する。すなわち、ドライバ出力ラインOUT1, OUT2, OUTn-1, OUTn等は、それぞれデータラインD7, D8, D4n-1, D4n等に接続される。データラインドライバ300から出力されるデータは、データラインD7, D8, D4n-1, D4n等を介して表示エリアに供給される。

【0034】

以下、同様にして、ブロック選択信号線BL1~BL4が順次ハイレベルになる動作を繰り返し行う。また、回路構成により、ブロック選択信号線BL1~BL4に接続されたスイッチはハイレベルでオンとなる場合に限らず、論理的に逆転したスイッチを用いてもよい。

【0035】

本実施形態では、汎用データラインドライバ300を用いたブロック順次駆動方式のポリシリコンLCDにおいて、隣接するデータラインに基準電圧に対して正負反対の電圧を供給し、縦ライン反転駆動方式を可能としている。また、ブロック順次駆動方式のブロック構成を表示領域全てのパネル画素ラインに分散した構成とし、図2のデータバスV1~Vnを削除し、データラインドライバ300の出力端子からの配線の交差部を削減し、配線間の短絡等による歩留まり低下を

防ぐものである。また、隣接データラインの極性反転駆動を実現することにより、フリッカを低減して、表示品質の向上を実現したポリシリコンLCDの駆動回路を提供することができる。

【0036】

この液晶表示装置の駆動回路は、データラインドライバ300からの出力をmブロック順次駆動方式で駆動し、隣接する画素のデータラインに印加されるデータ電圧が正負反対の電圧となるように構成された駆動回路である。データラインドライバ300の出力端子は奇数、偶数ラインで正負反対の極性電圧が出力されるような構成になっており、mブロック順次駆動方式に用いて、一本のドライバ出力ラインで複数のデータラインを駆動する。データラインドライバ300の出力からは、奇数ピンが正極性、偶数ピンが負極性、或いはその逆になるように極性が異なるデータが交互に出力され、 j を m より小さい正の整数としたとき、データラインドライバの i 番目の出力は $i, i+2j, \dots, i+2j \times (m-1)$ 番目の m ブロックのデータラインを順次駆動することにより、データラインドライバ300の出力からデータラインへの配線の交差部を削減し、液晶表示パネルの隣接する画素ラインのデータ極性が正負反対電圧になるように供給し、極性反転させ、縦ライン反転駆動を実現する。すなわち画素ラインにおいては、隣り合う画素に印加される電圧が正負反対の電圧となるものである。以上のような構成により、フリッカを低減した良好な表示品質の液晶表示装置を提供することができる。

【0037】

図3では、特に $m (=4)$ ブロック順次駆動方式を用いた $j=1$ の例を示す。データラインドライバ300の出力は、液晶表示パネルの複数のデータラインに供給され、その配列はブロック分割の数分 ($m=4$) のデータラインを一本のドライバ出力ラインで駆動する構成となっている。データラインドライバ300の隣接出力は正負反対電圧である。

【0038】

このときデータラインは正負の反対電圧が供給されるように奇数出力信号と偶数出力信号が画素ラインに交互に接続された配列構成をとる。図2のような従来

のブロック順次駆動方式では、各データラインに供給するための配線の交差部分が多数存在しているが、図3に示したように、パネル表示領域の全体にブロック構成を分散すれば、配線の交差部は削減できる。さらに、隣り合うデータラインにつながる2組みのアナログスイッチに供給するブロック選択信号線BL1～BL4が共通化できるため、配線が簡略化できる。

【0039】

このように配列され、供給されたデータ電圧はブロック選択信号BL1～BL4により、それぞれのタイミングにおいてデータラインに供給、保持され、スキャンラインドライバの制御信号により、各画素に印加される。パネル基板上の配線も図3のような配列構成を取ることで、隣接画素は常に反対極性の電圧値が印加される縦ライン反転駆動方式が実現でき、フリッカを低減した、良好な表示品質が得られるものである。また、配線の交差部の削減により、パネル作成工程の歩留まりが向上し、また、配線クロストークによるゴーストも緩和され、より良好な表示を得ることが出来る。

【0040】

(第2の実施形態)

図4は本発明の第2の実施形態による駆動回路を示し、図5は図4の駆動回路の入出力表を示す。

【0041】

第1のドライバ出力ラインOUT1(RA)は、赤色(R)データのためのラインである。第2のドライバ出力ラインOUT2(GA)は、緑色(G)データのためのラインである。第3のドライバ出力ラインOUT3(BA)は、青色(B)データのためのラインである。

【0042】

第4のドライバ出力ラインOUT4(RB)は、赤色データのためのラインである。第5のドライバ出力ラインOUT5(GB)は、緑色データのためのラインである。第6のドライバ出力ラインOUT6(BB)は、青色データのためのラインである。他のドライバ出力ラインOUT7～OUTnも、同様に、R、G、Bの3色のデータを順次並んで並列に入力するためのラインである。

【0043】

ドライバ出力ラインOUT1～OUTn、ブロック選択信号線BL1～BL4、及びスイッチS1～S4nは、図3と同様に、接続される。

【0044】

まず、ブロック選択信号線BL1がハイレベルになると、ドライバ出力ラインOUT1～OUT6等は、それぞれスイッチS1, S2, S9, S10, S17, S18等を介して、データR0001, G0001, B0003, R0004, G0006, B0006等を表示エリアに供給する。

【0045】

次に、ブロック選択信号線BL2がハイレベルになると、ドライバ出力ラインOUT1～OUT6等は、それぞれスイッチS3, S4, S11, S12, S19, S20等を介して、データB0001, R0002, G0004, B0004, R0007, G0007等を表示エリアに供給する。

【0046】

次に、ブロック選択信号線BL3がハイレベルになると、ドライバ出力ラインOUT1～OUT6等は、それぞれスイッチS5, S6, S13, S14, S21, S22等を介して、データG0002, B0002, R0005, G0005, B0007, R0008等を表示エリアに供給する。

【0047】

次に、ブロック選択信号線BL4がハイレベルになると、ドライバ出力ラインOUT1～OUT6等は、それぞれスイッチS7, S8, S15, S16, S23, S24等を介して、データR0003, G0003, B0005, R0006, G0008, B0008等を表示エリアに供給する。

【0048】

本実施形態は、R, G, Bの色データを含んだ場合を示す。データラインドライバの出力については、1出力目から順にR0001, G0001, B0001, R0002, G0002, B0002、・・・とRGBの3色のデータが順に並んで並列に出力され、さらにこれに正負の反対極性電圧が奇数出力、偶数出力に振り分けられて出力されている。またデータの入力、R, G, Bの3系統の

入力となっている。分割ブロック数 m が3系統の倍にならない場合は、本実施形態のように、データの入れ替えを行う必要がある。データの入力方法を図5に示したようなタイミング構成で入力すれば、隣接データラインを正負反対極性とし、R、G、Bの各色データを供給することが可能となり、フリッカを低減した良好なカラー表示を得ることが出来る。

【0049】

(第3の実施形態)

図6は、本発明の第3の実施形態による駆動回路を示す。第1の実施形態(図3)では、図1のデータラインドライバTAB1のみに接続される駆動回路を示した。第3の実施形態では、図1の4つのデータラインドライバTAB1～TAB4に接続される駆動回路を示す。データラインドライバTAB2～TAB4に接続される駆動回路も、データラインドライバTAB1に接続される駆動回路と同様である。

【0050】

本実施形態は、第1の実施形態に挙げた表示エリアの全体に分散したブロック構成のブロック順次方式において、複数のデータラインドライバを用いることで、超高精細のモノクロ画像の液晶表示パネルの駆動を実現することができる。前述のブロック順次駆動方式を採用することで、各データラインドライバの出力部からの配線の交差部を削減し、歩留まりの向上、また、配線クロストークによるゴーストも緩和され、より良好な表示を得ることが出来るものである。また、画素ライン数が増加する超高精細パネルの駆動においても、同様に隣接する画素ラインへの正負反対極性の電圧供給を実現し、フリッカを低減した良好な表示が得られるといった例である。

【0051】

また、第2の実施形態(図4)のR、G、B各色データの入力データ構成を用いて、超高精細のカラー画像の液晶表示パネルを実現することができる。複数のデータラインドライバを用いて画素ライン数の増加した超高精細パネルを駆動する回路構成であるが、この場合も、各データラインドライバの入力データを図7(A)～(D)のように構成して入力することにより、フリッカを低減し、カラ

一の表示品質の向上を実現している。

【0052】

図7(A)～(D)に、図6の駆動回路の入出力表を示す。図7(A)は、データラインドライバTAB1に接続される駆動回路の入出力を示すものであり、図5の入出力表と同じである。

【0053】

図7(B)は、データラインドライバTAB2に接続される駆動回路の入出力を示す。まず、ブロック選択信号線BL1がハイレベルになると、ドライバ出力ラインOUT1, OUT2等は、それぞれスイッチS1, S2等を介して、データR0513, G0513等を表示エリアに供給する。次に、ブロック選択信号線BL2がハイレベルになると、ドライバ出力ラインOUT1, OUT2等は、それぞれスイッチS3, S4等を介して、データB0513, R0514等を表示エリアに供給する。次に、ブロック選択信号線BL3がハイレベルになると、ドライバ出力ラインOUT1, OUT2等は、それぞれスイッチS5, S6等を介して、データG0514, B0514等を表示エリアに供給する。次に、ブロック選択信号線BL4がハイレベルになると、ドライバ出力ラインOUT1, OUT2等は、それぞれスイッチS7, S8等を介して、データR0515, G0515等を表示エリアに供給する。

【0054】

図7(C)は、データラインドライバTAB3に接続される駆動回路の入出力を示す。まず、ブロック選択信号線BL1がハイレベルになると、ドライバ出力ラインOUT1, OUT2等は、それぞれスイッチS1, S2等を介して、データR1025, G1025等を表示エリアに供給する。次に、ブロック選択信号線BL2がハイレベルになると、ドライバ出力ラインOUT1, OUT2等は、それぞれスイッチS3, S4等を介して、データB1025, R1026等を表示エリアに供給する。次に、ブロック選択信号線BL3がハイレベルになると、ドライバ出力ラインOUT1, OUT2等は、それぞれスイッチS5, S6等を介して、データG1026, B1026等を表示エリアに供給する。次に、ブロック選択信号線BL4がハイレベルになると、ドライバ出力ラインOUT1, O

UT 2 等は、それぞれスイッチ S 7, S 8 等を介して、データ R 1 0 2 7, G 1 0 2 7 等を表示エリアに供給する。

【 0 0 5 5 】

図 7 (D) は、データラインドライバ TAB 4 に接続される駆動回路の入出力を示す。まず、ブロック選択信号線 BL 1 がハイレベルになると、ドライバ出力ライン OUT 1, OUT 2 等は、それぞれスイッチ S 1, S 2 等を介して、データ R 1 5 3 7, G 1 5 3 7 等を表示エリアに供給する。次に、ブロック選択信号線 BL 2 がハイレベルになると、ドライバ出力ライン OUT 1, OUT 2 等は、それぞれスイッチ S 3, S 4 等を介して、データ B 1 5 3 7, R 1 5 3 8 等を表示エリアに供給する。次に、ブロック選択信号線 BL 3 がハイレベルになると、ドライバ出力ライン OUT 1, OUT 2 等は、それぞれスイッチ S 5, S 6 等を介して、データ G 1 5 3 8, B 1 5 3 8 等を表示エリアに供給する。次に、ブロック選択信号線 BL 4 がハイレベルになると、ドライバ出力ライン OUT 1, OUT 2 等は、それぞれスイッチ S 7, S 8 等を介して、データ R 1 5 3 9, G 1 5 3 9 等を表示エリアに供給する。

【 0 0 5 6 】

以上のように、データラインドライバの一つの出力から複数のデータラインに正負反対極性の電圧を供給するブロック順次駆動方式の駆動回路において、ブロックの構成を従来のような表示画素部を端から分割したブロック構成ではなく、表示領域全体に分散したブロック構成のブロック順次駆動方式を採用すると、データラインドライバ出力からデータラインへの配線において、交差部が削減される。これにより、パネル製造工程の歩留まりを向上させ、配線クロストークによるゴーストも緩和される。各ブロックが分散して配置されているので、ブロック間のムラについても緩和され、より良好な表示品質を実現することができる。また、隣接するデータラインには正負反対の電圧が印加されるので、フリッカを低減した良好な表示の液晶表示装置が得られる。さらに、データラインドライバを複数用いれば、超高精細パネルにおいても良好な表示品質で表示することが可能となる。

【 0 0 5 7 】

図8は、本発明の第1～第3の実施形態の駆動回路を、データラインドライバ出力回路部に備えた液晶表示装置の概略図を示す。全体的な液晶表示装置の構成は、前述の図1と同様である。TFT基板801と共通基板802との間には液晶が充填されており、TFT基板801と共通基板802とが重なり合う部分が表示エリア（表示部）になる。共通基板802は、共通電極を有する。TFT基板801上には、表示エリアのTFTと共に、スキャンラインドライバ回路部803及びデータラインドライバ出力回路部804が形成される。データラインドライバ出力回路部804には、データラインドライバTAB1～TAB4が接続される。データラインへのデータの供給方法は、第1～第3の実施形態と同じであり、良好な表示品質の液晶表示装置を実現することができる。

【0058】

以上、説明したように、第1～第3の実施形態は、データラインドライバを用いてひとつの出力端子で複数のデータラインに供給するブロック順次方式の駆動回路において、隣接するデータラインには正負反対極性のデータ電圧を供給し、フリッカを低減して良好な表示品質を実現するものである。また、表示領域全体に分散したブロック構成のブロック順次駆動方式を採用することで、配線クロストークによるゴーストの削減、およびブロック毎のムラなどの低減も効果としてあげられる。

【0059】

なお、上記実施形態は、何れも本発明を実施するにあたっての具体化のほんの一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。

【0060】

【発明の効果】

以上説明したように本発明によれば、ドライバ出力ラインとデータラインとの間の配線の交差部の数が減少するので、液晶表示パネル作成工程の歩留まりが向上し、配線クロストークによるゴーストが緩和され、より高品質の表示を得ることが出来る。

【図面の簡単な説明】

【図 1】

液晶表示装置の構成概略図である。

【図 2】

従来のブロック順次駆動方式の配列構成図である。

【図 3】

本発明の第 1 の実施形態によるブロック順次駆動方式の駆動回路の構成図である。

【図 4】

本発明の第 2 の実施形態による駆動回路の構成図である。

【図 5】

図 4 の駆動回路の入出力を示す図である

【図 6】

本発明の第 3 の実施形態による駆動回路の構成図である。

【図 7】

図 7 (A) ~ (D) は、図 6 の駆動回路の入出力を示す図である。

【図 8】

本発明の実施形態による駆動回路を用いた液晶表示装置の概略図である。

【符号の説明】

- 1 0 1 信号源
- 1 1 0 制御回路
- 1 1 1, 1 1 3, 1 1 4, 1 3 1 コネクタ
- 1 1 2 コントローラ
- 1 1 5 ROM
- 1 1 6 電源回路
- 1 1 7 スイッチ
- A 1 2 1, A 1 2 2 データ線
- A 1 2 3 制御信号線
- 1 3 0 基板

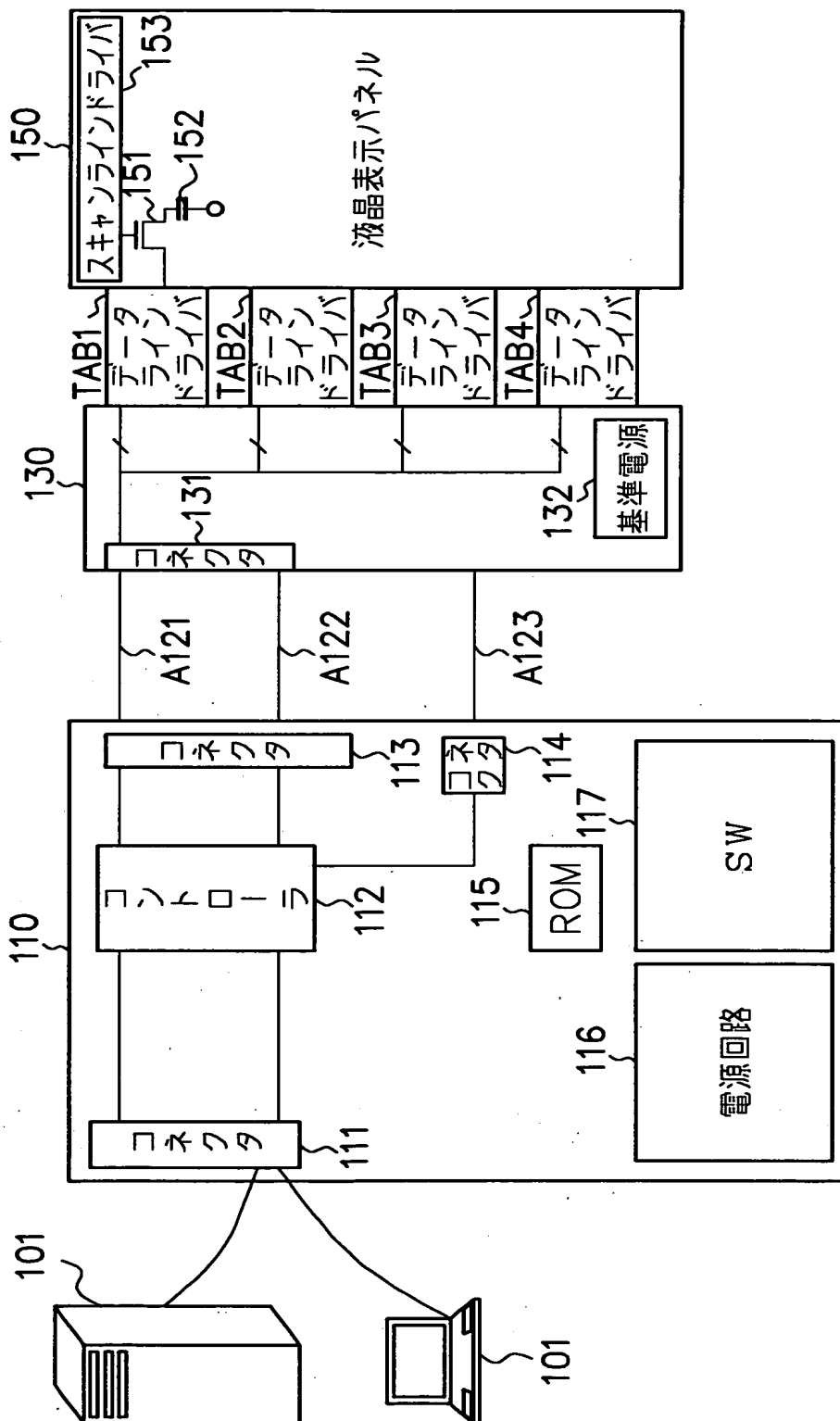
132 基準電源
150 液晶表示パネル
151 TFT
152 液晶容量
153 スキャンラインドライバ
200, 300 データラインドライバ
801 TFT基板
802 共通基板
803 スキャンラインドライバ回路部
804 データラインドライバ出力回路部
TAB データラインドライバ
OUT ドライバ出力ライン
D データライン
S スイッチ
BL ブロック選択信号線
V データバス

【書類名】

図面

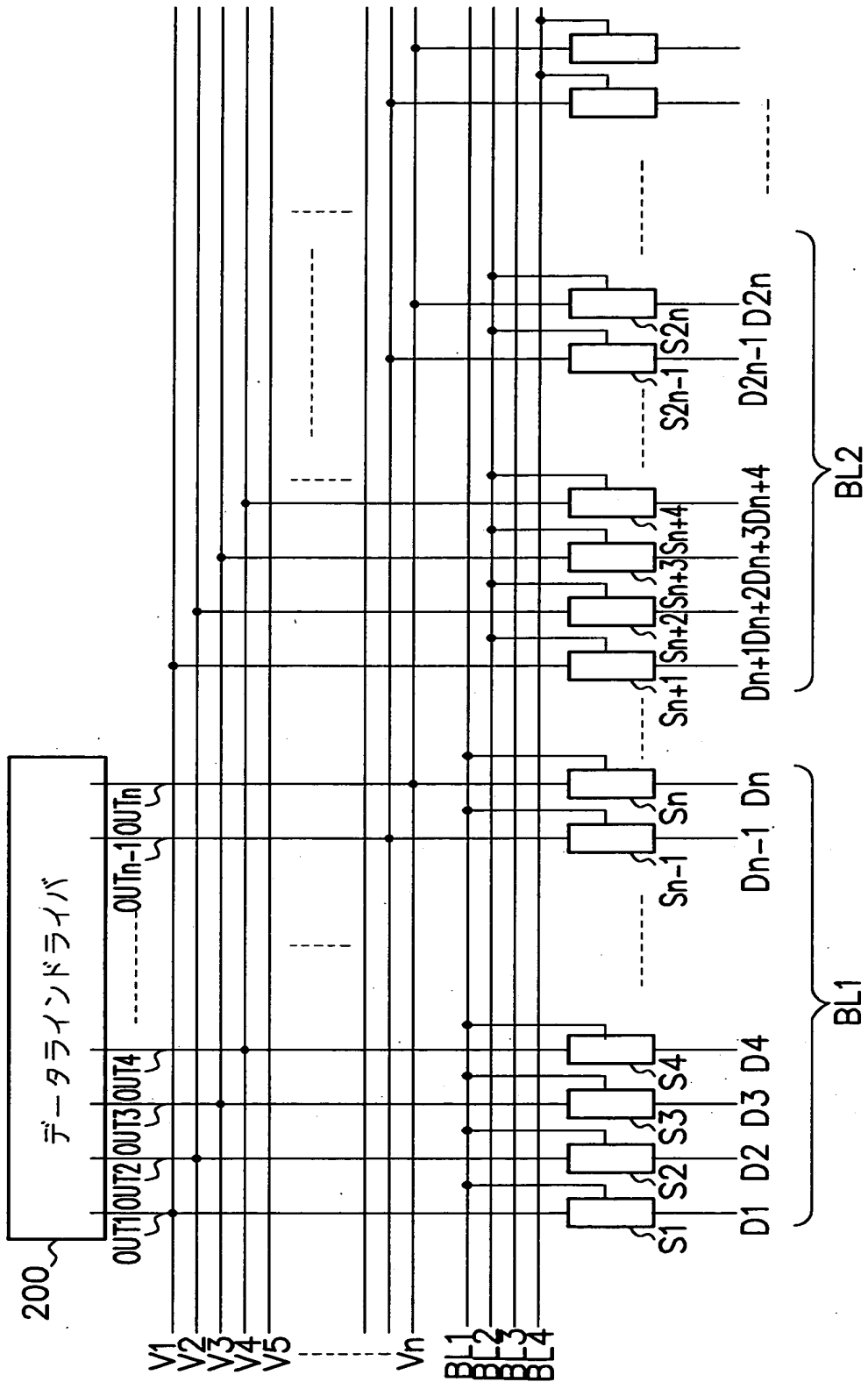
【図 1】

液晶表示装置の構成概略図



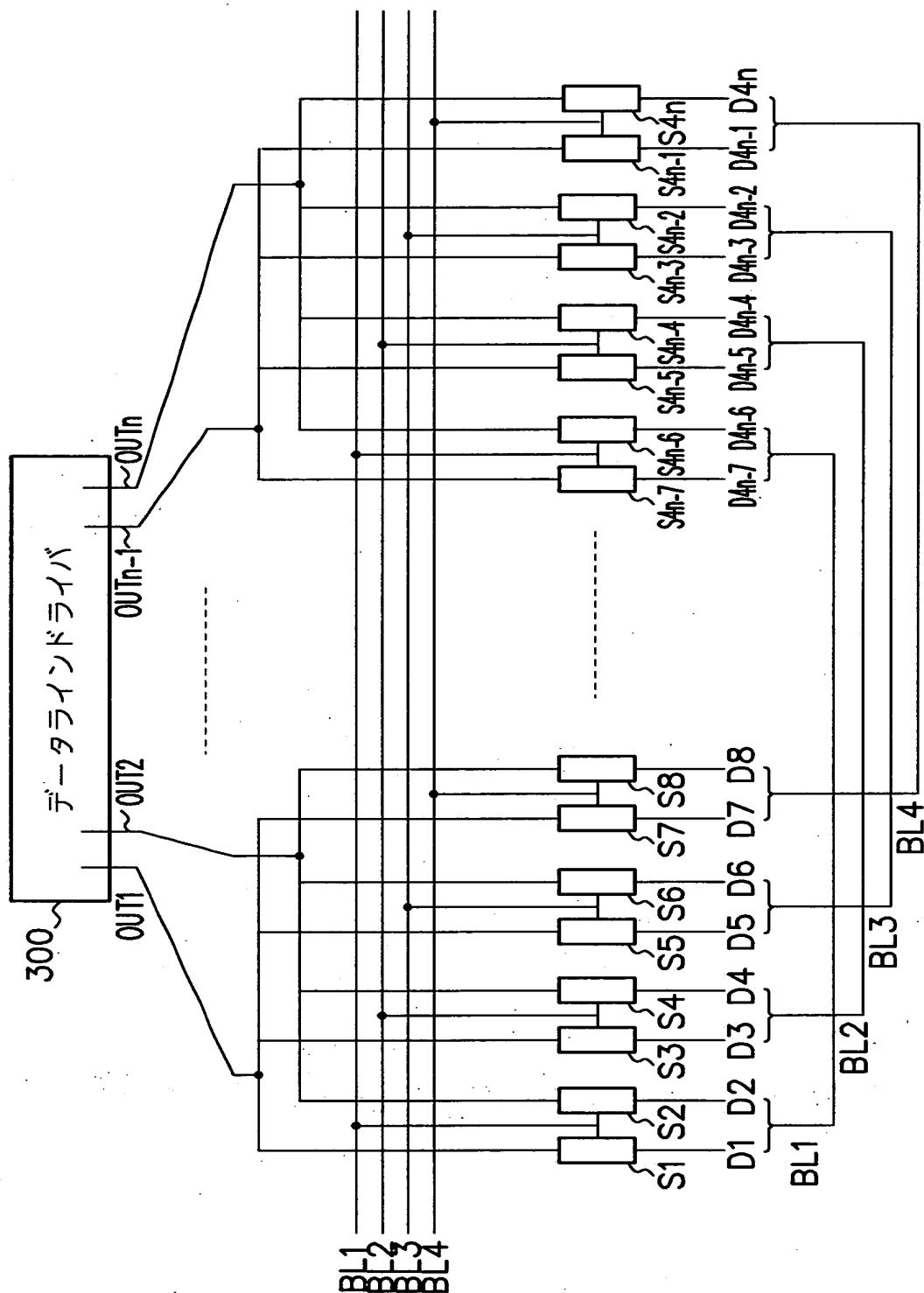
【図2】

従来技術

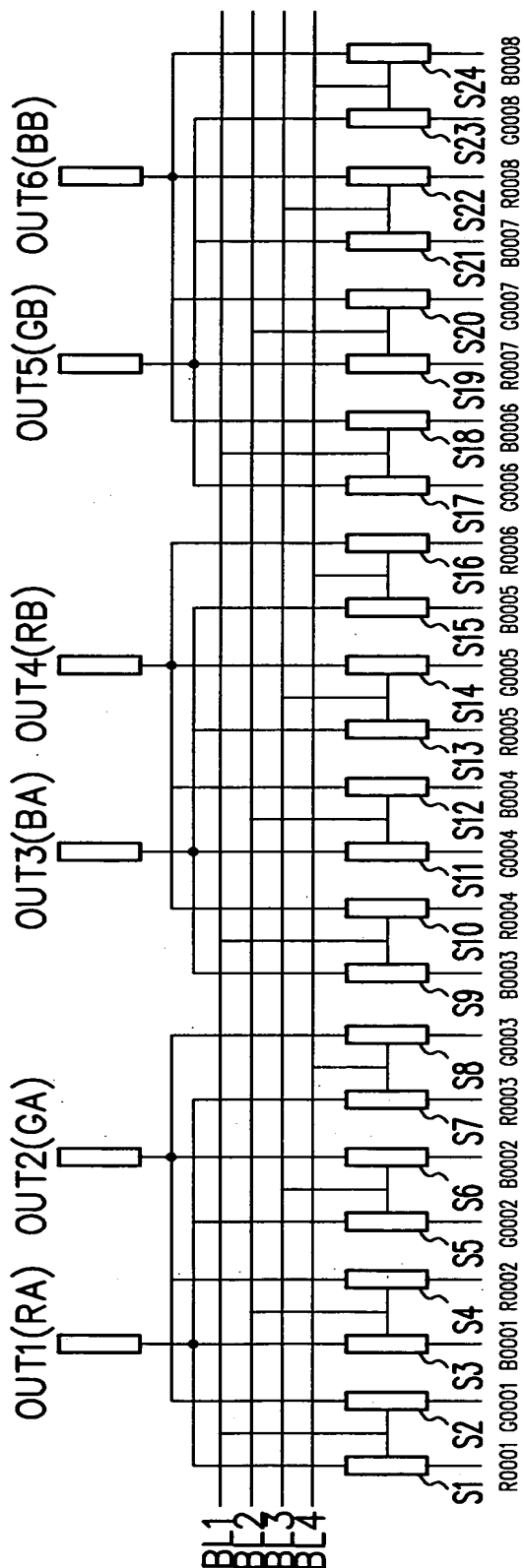
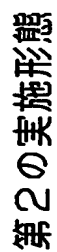


【図3】

第1の実施形態



【図 4】



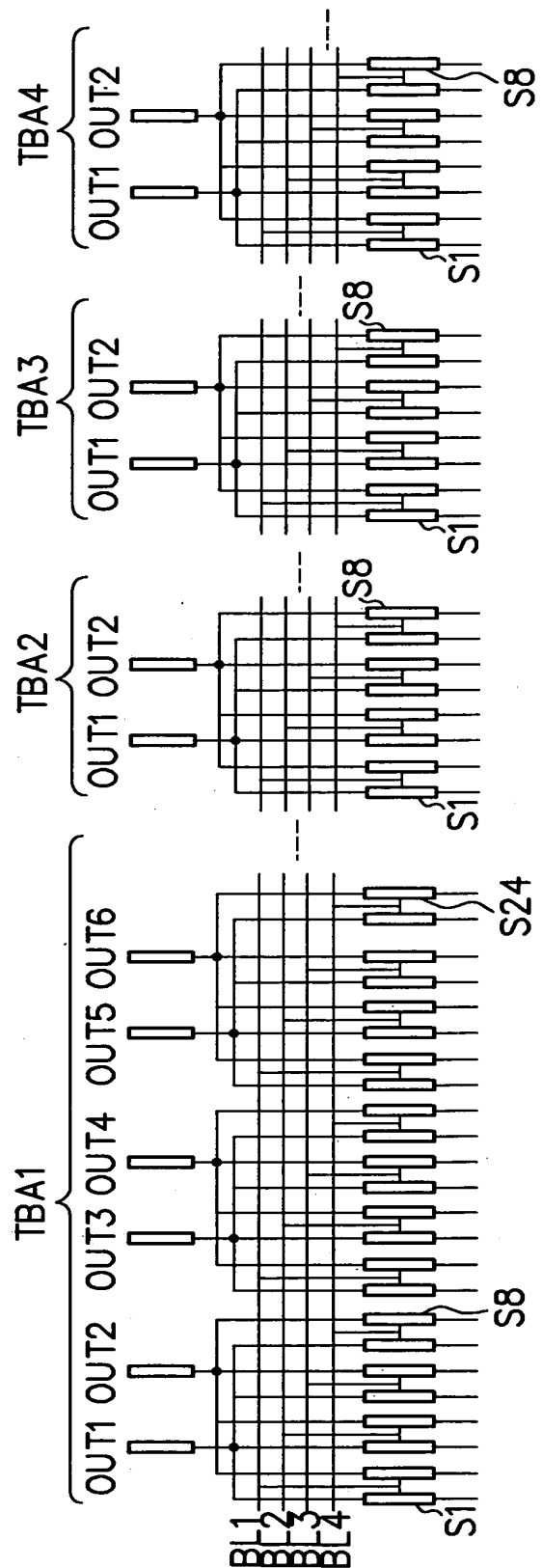
【図 5】

データラインドライバの出力に対するパネル接続表

	BL1	BL2	BL3	BL4
OUT1 (RA)	R0001	B0001	G0002	R0003
OUT2 (GA)	G0001	R0002	B0002	G0003
OUT3 (BA)	B0003	G0004	R0005	B0005
OUT4 (RB)	R0004	B0004	G0005	R0006
OUT5 (GB)	G0006	R0007	B0007	G0008
OUT6 (BB)	B0006	G0007	R0008	B0008
OUT7 (RA)	R0009	B0009	G0010	R0011
OUT8 (GA)	G0009	R0010	B0010	G0011
OUT9 (BA)	B0011	G0012	R0013	B0013
OUT10 (RB)	R0012	B0012	G0013	R0014
OUT11 (GB)	G0014	R0015	B0015	G0016
OUT12 (BB)	B0014	G0015	R0016	B0016
OUT13 (RA)	R0017	B0017	G0018	R0019
OUT14 (GA)	G0017	R0018	B0018	G0019
OUT15 (BA)	B0019	G0020	R0021	B0021
OUT16 (RB)	R0020	B0020	G0021	R0022
OUT17 (GB)	G0022	R0023	B0023	G0024
OUT18 (BB)	B0022	G0023	R0024	B0024
OUT384 (BB)	B0510	G0511	R0512	B0512

【図 6】

第3の実施形態



【図 7】

データラインドライバの出力に対するパネル接続表

(A)

TAB1	BL1	BL2	BL3	BL4
OUT1 (RA)	R0001	B0001	G0002	R0003
OUT2 (GA)	G0001	R0002	B0002	G0003
OUT3 (BA)	B0003	G0004	R0005	B0005
OUT4 (RB)	R0004	B0004	G0005	R0006
OUT5 (GB)	G0006	R0007	B0007	G0008
OUT6 (BB)	B0006	G0007	R0008	B0008
OUT7 (RA)	R0009	B0009	G0010	R0011
OUT8 (GA)	G0009	R0010	B0010	G0011
OUT9 (BA)	B0011	G0012	R0013	B0013
OUT10 (RB)	R0012	B0012	G0013	R0014
OUT11 (GB)	G0014	R0015	B0015	G0016
OUT12 (BB)	B0014	G0015	R0016	B0016
OUT13 (RA)	R0017	B0017	G0018	R0019
OUT14 (GA)	G0017	R0018	B0018	G0019
OUT15 (BA)	B0019	G0020	R0021	B0021
OUT16 (RB)	R0020	B0020	G0021	R0022
OUT17 (GB)	G0022	R0023	B0023	G0024
OUT18 (BB)	B0022	G0023	R0024	B0024
+	+	+	+	+
OUT1384 (BB)	B0510	G0511	R0512	B0512

(B)

TAB2	BL1	BL2	BL3	BL4
OUT1 (RA)	R0513	B0513	G0514	R0516
OUT2 (GA)	G0513	R0514	B0515	G0517
OUT3 (BA)				
OUT4 (RB)				
OUT5 (GB)				
OUT6 (BB)				
OUT7 (RA)				
OUT8 (GA)				
OUT9 (BA)				
OUT10 (RB)				
OUT11 (GB)				
OUT12 (BB)				
OUT13 (RA)				
OUT14 (GA)				
OUT15 (BA)				
OUT16 (RB)				
OUT17 (GB)				
OUT18 (BB)				
+	+	+	+	+
OUT1384 (BB)	B1022	G1023	R1024	B1024

(C)

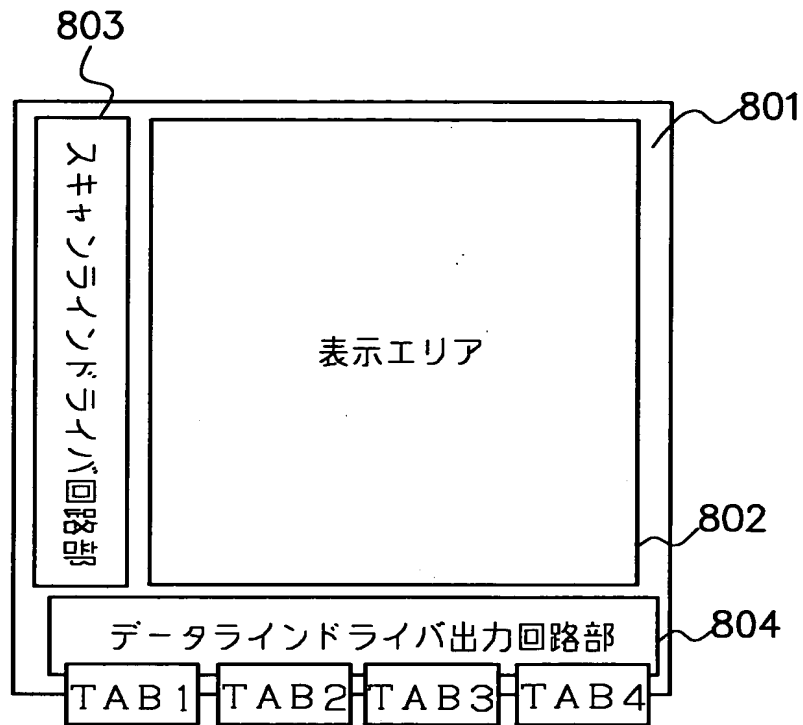
TAB3	BL1	BL2	BL3	BL4
OUT1 (RA)	R1025	B1025	G1026	R1027
OUT2 (GA)	G1025	R1025	B1026	G1027
OUT3 (BA)				
OUT4 (RB)				
OUT5 (GB)				
OUT6 (BB)				
OUT7 (RA)				
OUT8 (GA)				
OUT9 (BA)				
OUT10 (RB)				
OUT11 (GB)				
OUT12 (BB)				
OUT13 (RA)				
OUT14 (GA)				
OUT15 (BA)				
OUT16 (RB)				
OUT17 (GB)				
OUT18 (BB)				
+	+	+	+	+
OUT1384 (BB)	B1534	G1535	R1536	B1536

(D)

TAB4	BL1	BL2	BL3	BL4
OUT1 (RA)	R1537	B1537	G1538	R1539
OUT2 (GA)	G1537	R1538	B1538	G1539
OUT3 (BA)				
OUT4 (RB)				
OUT5 (GB)				
OUT6 (BB)				
OUT7 (RA)				
OUT8 (GA)				
OUT9 (BA)				
OUT10 (RB)				
OUT11 (GB)				
OUT12 (BB)				
OUT13 (RA)				
OUT14 (GA)				
OUT15 (BA)				
OUT16 (RB)				
OUT17 (GB)				
OUT18 (BB)				
+	+	+	+	+
OUT1384 (BB)	B2046	G2047	R2048	B2048

【図8】

液晶表示装置の概略図



【書類名】 要約書

【要約】

【課題】 ドライバ出力ラインとデータラインとの間の配線の交差部の数を減少させることにより、液晶表示パネル作成工程の歩留まりが向上し、配線クロストークによるゴーストを緩和することを課題とする。

【解決手段】 本発明の液晶表示装置の駆動回路は、データラインドライバの出力に接続される複数のドライバ出力ライン（OUT1～OUTn）と、m個のブロックを順次選択するためのm本のブロック選択信号線（BL1～BL4）と、表示エリアにデータを供給するための複数のデータライン（D1～D4n）と、jをmより小さい正の整数としたとき、m本のブロック選択信号に応じて、i番目のドライバ出力ラインをi、 $i + 2j$ 、 \dots 、 $i + 2j \times (m - 1)$ 番目のデータラインに順次接続するスイッチ（S1～S4n）とを有する。

【選択図】 図3

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号
氏 名 富士通株式会社